

# What's New

## SIMatrix /SIMPLIS 9.1 Version



**IGTECH**

 **SIMPLIS**  
TECHNOLOGIES

# **SIMetrix/SIMPLIS**

## **New Features in Version 9.1**

### **SIMetrix and SIMPLIS Simulators:**

- 고정 프로브를 위한 독립적인 X 축
- DVM Testplan Editor
- DVM Testplan Wizard

### **SIMPLIS Simulator:**

- MDM database(MagDB)에 새로운 코어 재료 추가
- MDM 코어 손실에 대한 사용자 정의 분석 방정식

### **SIMetrix Simulator:**

- LTspice® 회로도/심볼 호환성 향상
- 완벽한 다이오드 와 스위치 모델
- 포트 수 제한 없는 S-파라미터 지원
- Microsoft® Visual Studio®를 사용한 Verilog-A 런타임 디버깅
- 과도분석 스타트업 옵션
- 모든 기본 장치로 확장된 전류 제어 소스에 대한 전류 감지
- GaN 장치용 HEMT MOS 모델
- 쿼드 정밀 속도 개선 - 일반적으로 2 - 2.5 배

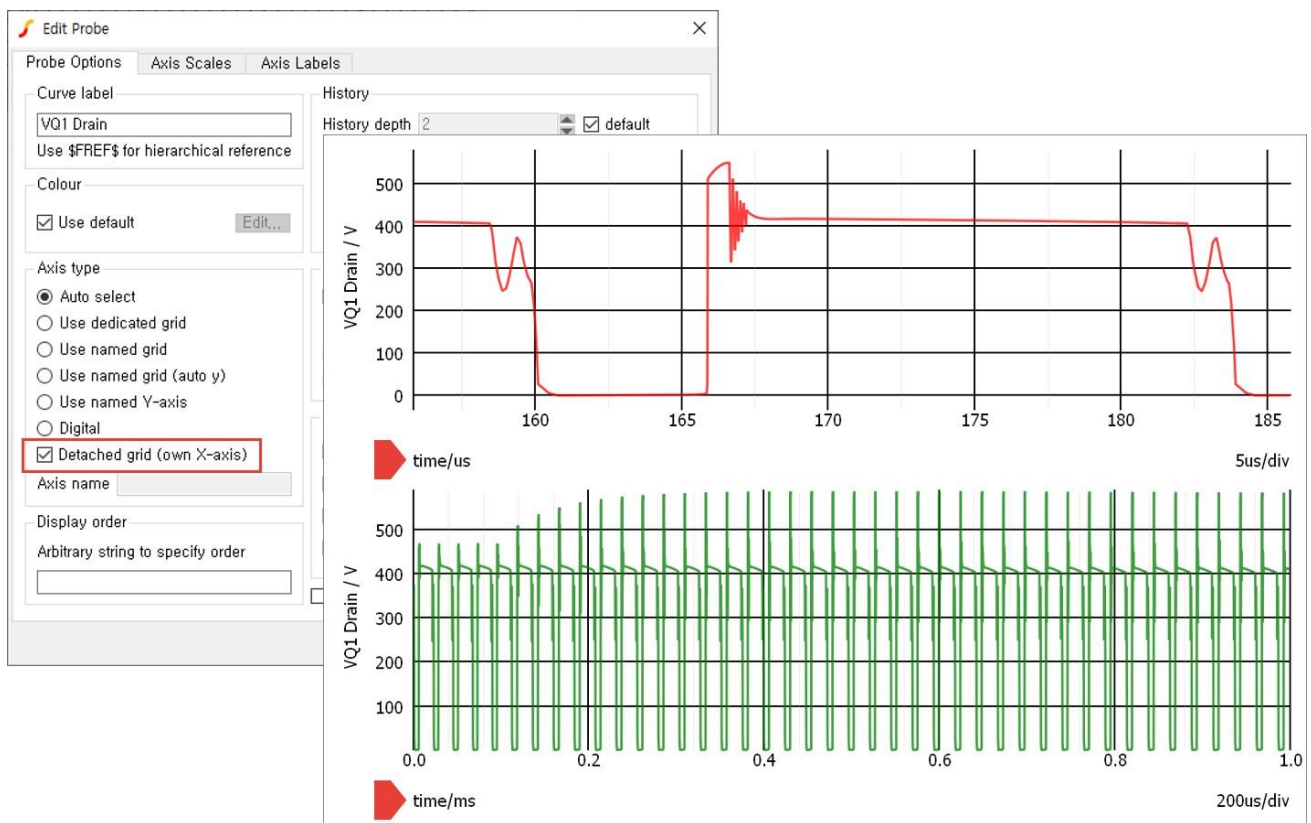
# New Features for the SIMetrix and SIMPLIS Simulators

## Waveform Viewer Features:

### Independent X-Axis for Fixed Probes

고정 프로브에 의해 생성된 그래프 곡선이 별도의 X 축을 갖도록 설정하여 독립적인 확대 및 축소를 사용할 수 있습니다.

이전에는 곡선이 플롯된 후에만 수동 작업으로 정의할 수 있었습니다.



Simulator: SIMetrix and SIMPLIS

Required Version: All Versions

## Design Verification Module Features:

### Built-in Testplan Editor

내장 Testplan Editor를 사용하여 테스트 계획을 만들고 편집할 수 있습니다.

타사의 스프레드시트나 텍스트 에디터를 사용하지 않고 내장된 Testplan Editor를 사용하여 편리하게 테스트플랜 설정이 가능합니다. 다양한 셀 입력에 대한 지원과 함께 드롭다운 목록을 통한 인수 입력 지원이 추가되었습니다.

실시간 오류 검사를 통해 잘못 설정된 부분에 대한 정보 확인도 가능합니다. 추가 정보를 받으려면 색상이 표시된 셀 위로 마우스를 이동하면 됩니다.

	Analysis	Objective	Source	Load	Label
*18	Bode Plot, Maximum Vin				
19	AC	BodePlot(OUTPUT:1)	SOURCE(INPUT:1)	LOAD(OUTPUT:1, Light)	Ac Analysis Bode Plot Vin Maximum Light Load
20	AC	BodePlot(OUTPUT:1)	RCE(INPUT:1, Maximum)	LOAD(OUTPUT:1, 50%)	Ac Analysis Bode Plot Vin Maximum 50% Load
21	AC	BodePlot Impedance	Measure the control-loop stability RCE(INPUT:1, Maximum)	LOAD(OUTPUT:1, 100%)	Ac Analysis Bode Plot Vin Maximum 100% Load
*22	Input Impedance, Minimum Vin	ConductedSusceptibility StepLoad			
23	AC	StepLine PulseLoad	RCE(INPUT:1, Minimum)	LOAD(OUTPUT:1, Light)	Ac Analysis Input Impedance Vin Minimum Light Load
24	AC	PulseLine Startup	RCE(INPUT:1, Minimum)	LOAD(OUTPUT:1, 50%)	Ac Analysis Input Impedance Vin Minimum 50% Load
25	AC	SteadyState ShortCkt	RCE(INPUT:1, Minimum)	LOAD(OUTPUT:1, 100%)	Ac Analysis Input Impedance Vin Minimum 100% Load
*26	Input Impedance, Nominal Vin				
27	AC	Impedance(INPUT:1)	SOURCE(INPUT:1, Nominal)	LOAD(OUTPUT:1, Light)	Ac Analysis Input Impedance Vin Nominal Light Load
28	AC	Impedance(INPUT:1)	SOURCE(INPUT:1, Nominal)	LOAD(OUTPUT:1, 50%)	Ac Analysis Input Impedance Vin Nominal 50% Load
29	AC	Impedance(INPUT:1)	SOURCE(INPUT:1, Nominal)	LOAD(OUTPUT:1, 100%)	Ac Analysis Input Impedance Vin Nominal 100% Load

Menu Item: **File** > **New** > **Testplan** or **Open** > **Tesplan**

Simulator: SIMetrix and SIMPLIS

Required Version: All Versions with **DVM addon**

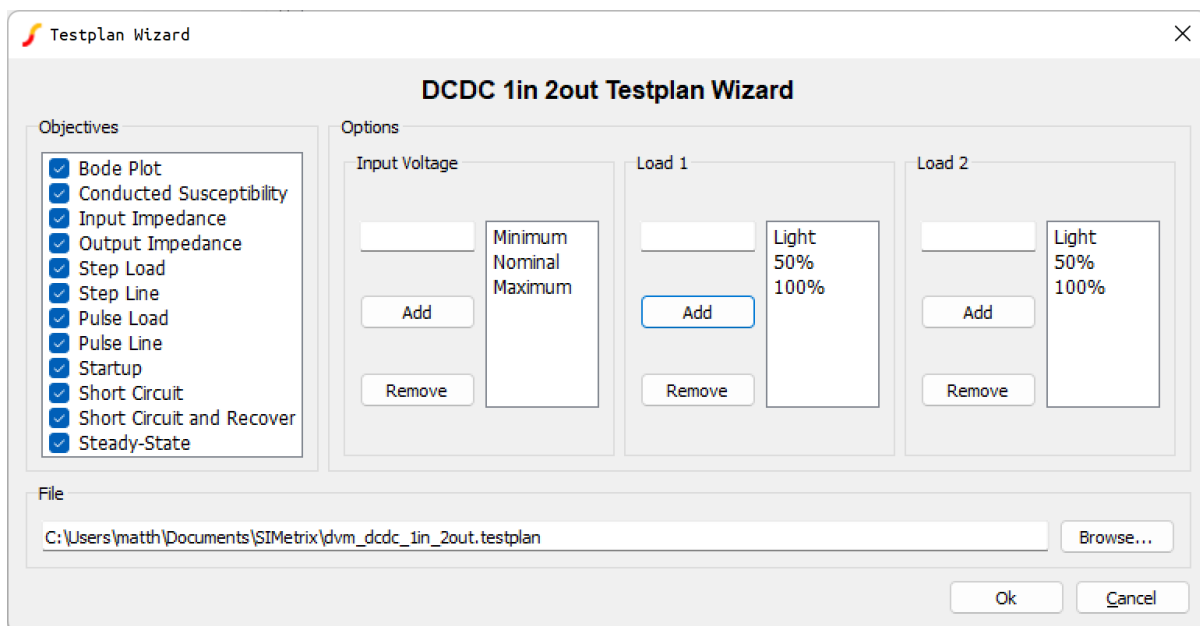
## Design Verification Module Features:

### Testplan Wizards

원하는 목표와 입력만 포함하도록 맞춤 DVM 테스트플랜을 생성합니다.

세 가지 마법사를 사용할 수 있습니다.

- DC-DC 1 입력 1 출력
- DC-DC 1 입력 2 출력
- AC-DC 1 입력 1 출력



Menu Item: **DVM** > **Testplan Wizards** > **DC-DC (1 Input, 2 Output)**

Simulator: SIMetrix and SIMPLIS

Required Version: All Versions with **DVM addon**


[▶ Testplan Editor 및 Testpaln Wizard 기능에 대한 자세한 내용 알아보기](#)

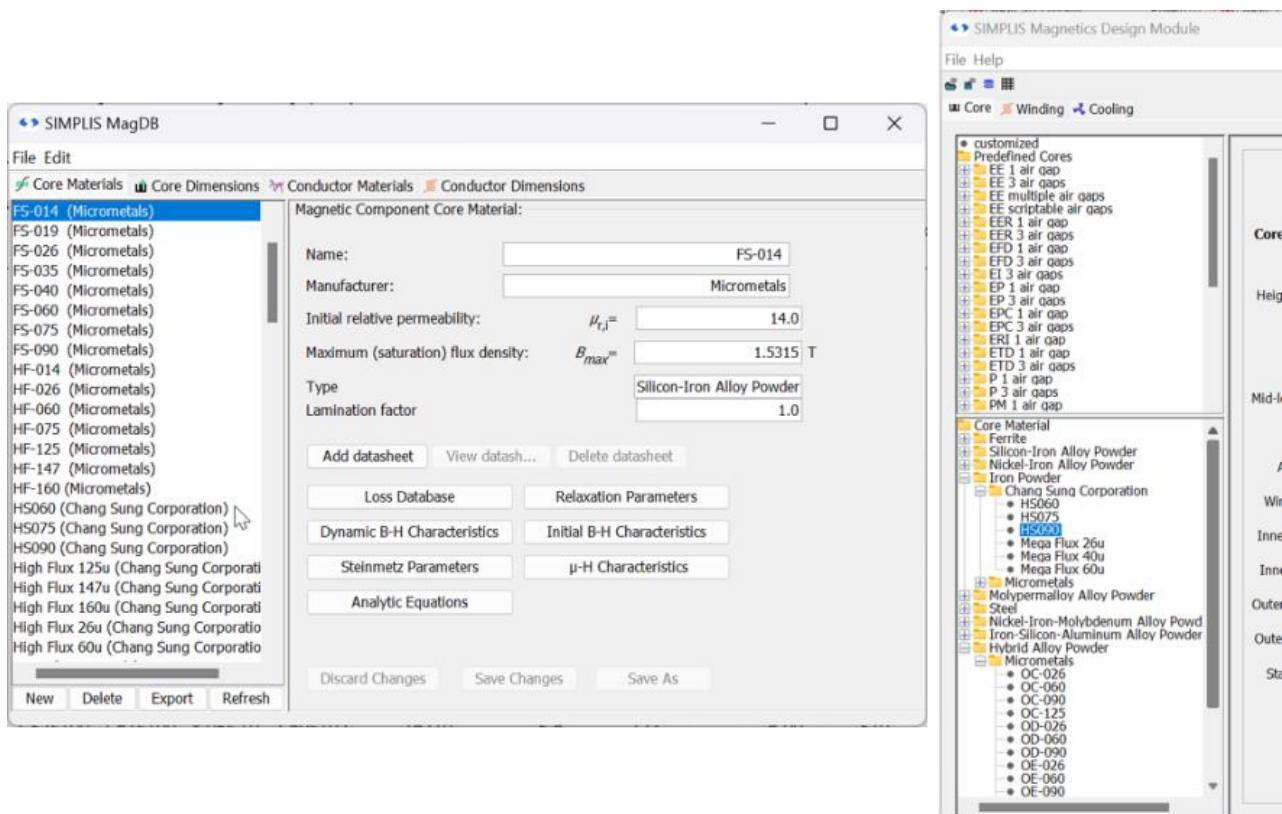
# New Features for the SIMPLIS Simulators

## Magnetics Design Module Features:

### New Core Materials in MDM Database

87개의 핵심 코어 재료들이 MagDB에 추가되었습니다.

기본적으로  MagDB 창에서 볼 수 있으며, MDM의 Core 탭의 Core Material에서도 사용하도록 선택할 수 있습니다.



Simulator: SIMPLIS

Required Version: All Versions with **MDM addon**

## Magnetics Design Module Features:

### User-Defined Analytic Equation for Core Losses

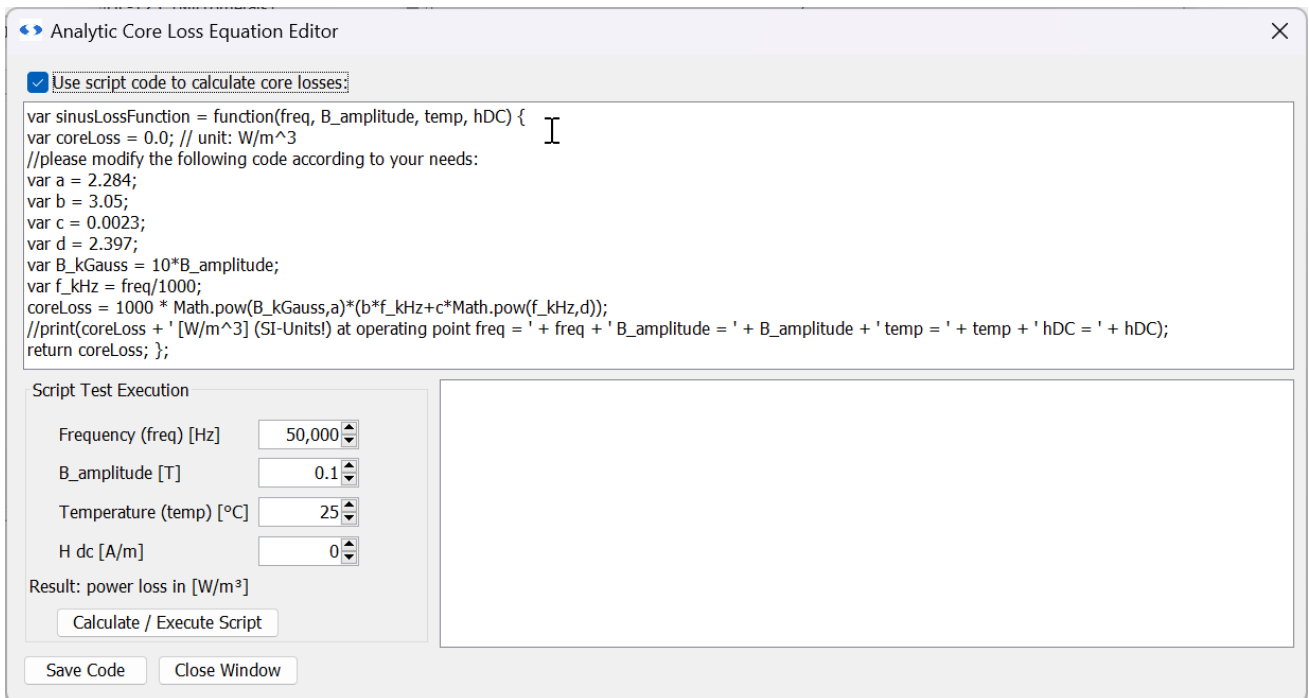
MDM의 데이터베이스에 새 핵심 재료를 추가하거나 기존 재료를 수정할 때 사용자는 이제 코어 손실을 계산하기 위한 사용자 정의 방정식을 정의할 수 있습니다.

MagDB를 열고 목록에서 코어 재료를 선택한 다음 "Analytic Equations" 버튼을 클릭하면 Analytic Core Loss Equation Editor가 나타납니다.

sinusoidal flux excitation을 감안한 코어 손실을 모델링하여 로스 값(W/m<sup>3</sup>)을 산출하는 계산 공식을 만들려면 주파수(Hz), 피크 플럭스 밀도(T), 온도(°C), 그리고 DC 바이어스(A/m)를 입력 값으로 넣습니다.

사용자는 JavaScript를 사용하여 입력 매개 변수의 일부 또는 전체를 사용하여 재료의 볼륨 코어 손실을 계산하는 임의의 식을 작성할 수 있습니다.

일부 핵심 재료 제조업체는 데이터사이트에 sinusoidal flux excitation 방정식을 제공합니다.



Simulator: SIMPLIS

Required Version: All Versions with **MDM addon**

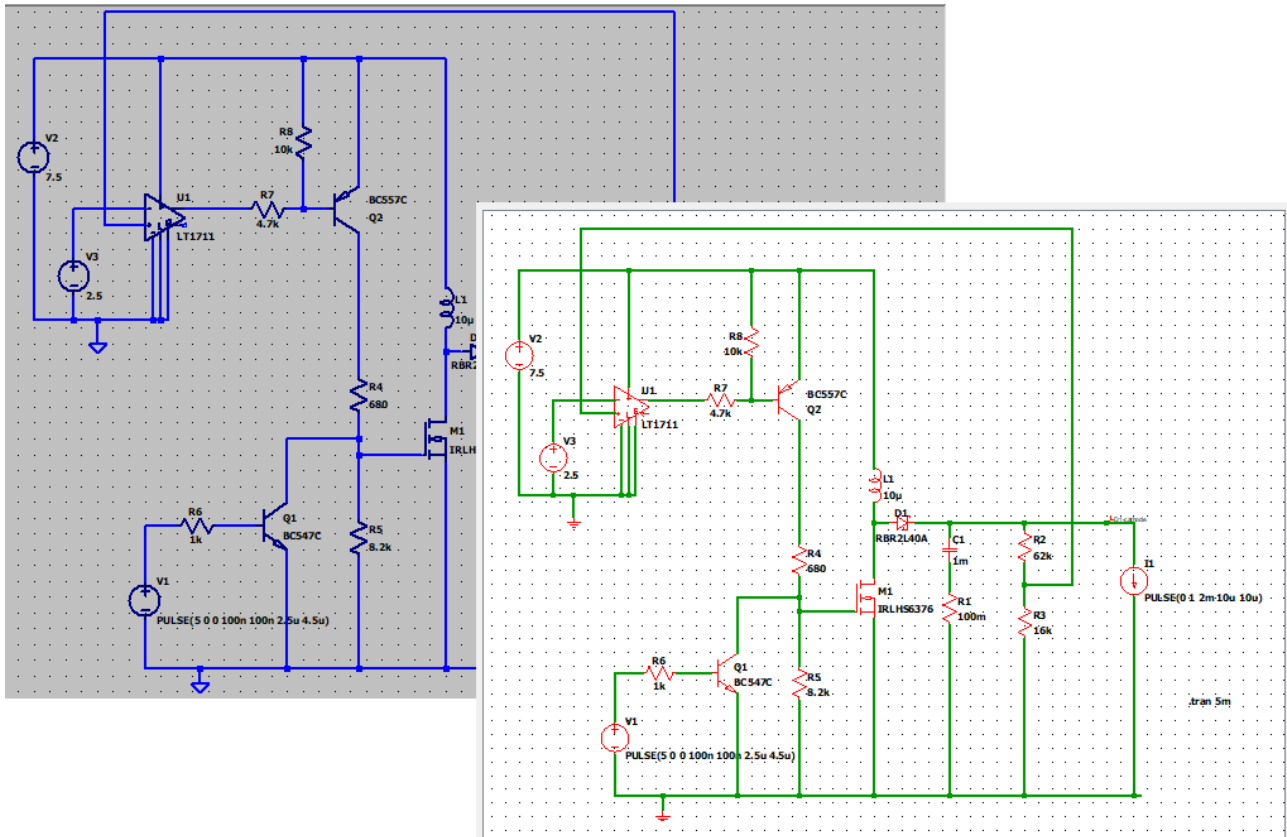
# New Features for the SIMetrix Simulators

## Schematic Editor Features:

### LTspice® Compatibility

SIMetrix에서 LTspice® 회로도를 직접 열 수 있습니다.

사용된 모든 모델이 SIMetrix 시뮬레이터에서 지원되는 경우 필요한 최소한의 변경만으로 회로도의 시뮬레이션을 실행할 수 있습니다.



▶ [LTspice® Compatibility에 대한 자세한 내용 알아보기](#)

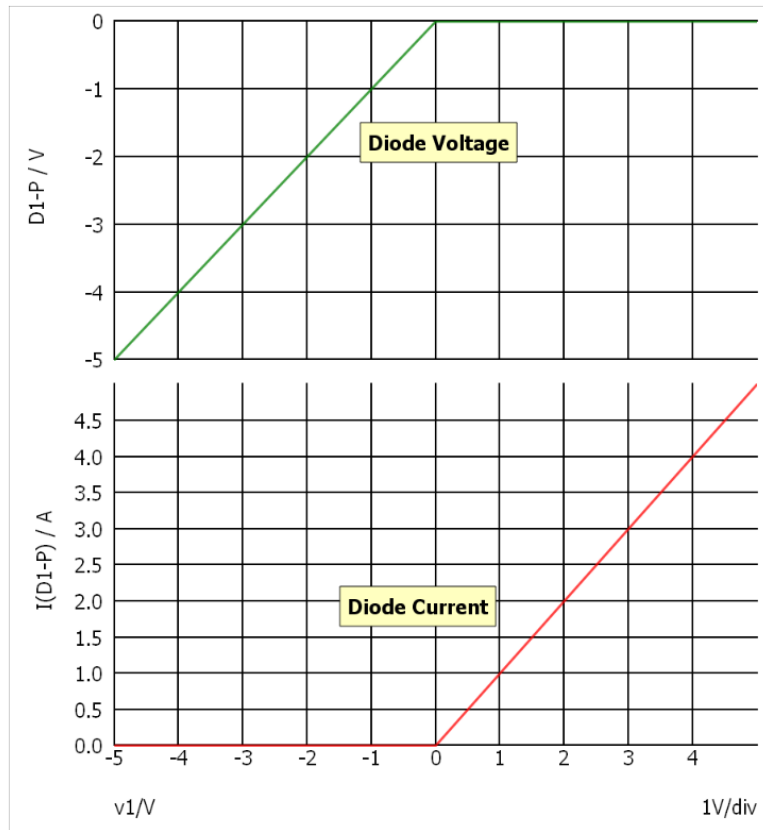
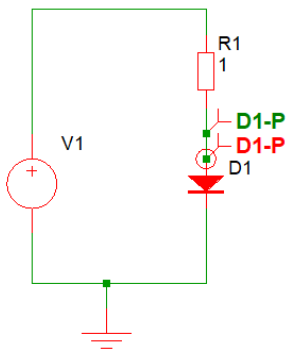
Simulator: SIMetrix

Required Version: All Versions

## Perfect Devices

두 가지 새로운 시뮬레이션 모델이 개발되었습니다.

1. 순방향 저항이 0이고 역방향 전류가 0인 완벽한 다이오드
2. ON 저항이 0이고 OFF 저항이 무한인 완벽한 스위치



Menu Item: **Place** > **Semiconductors** > **Perfect Diode**

Menu Item: **Place** > **Analog Functions** > **Perfect Switch**

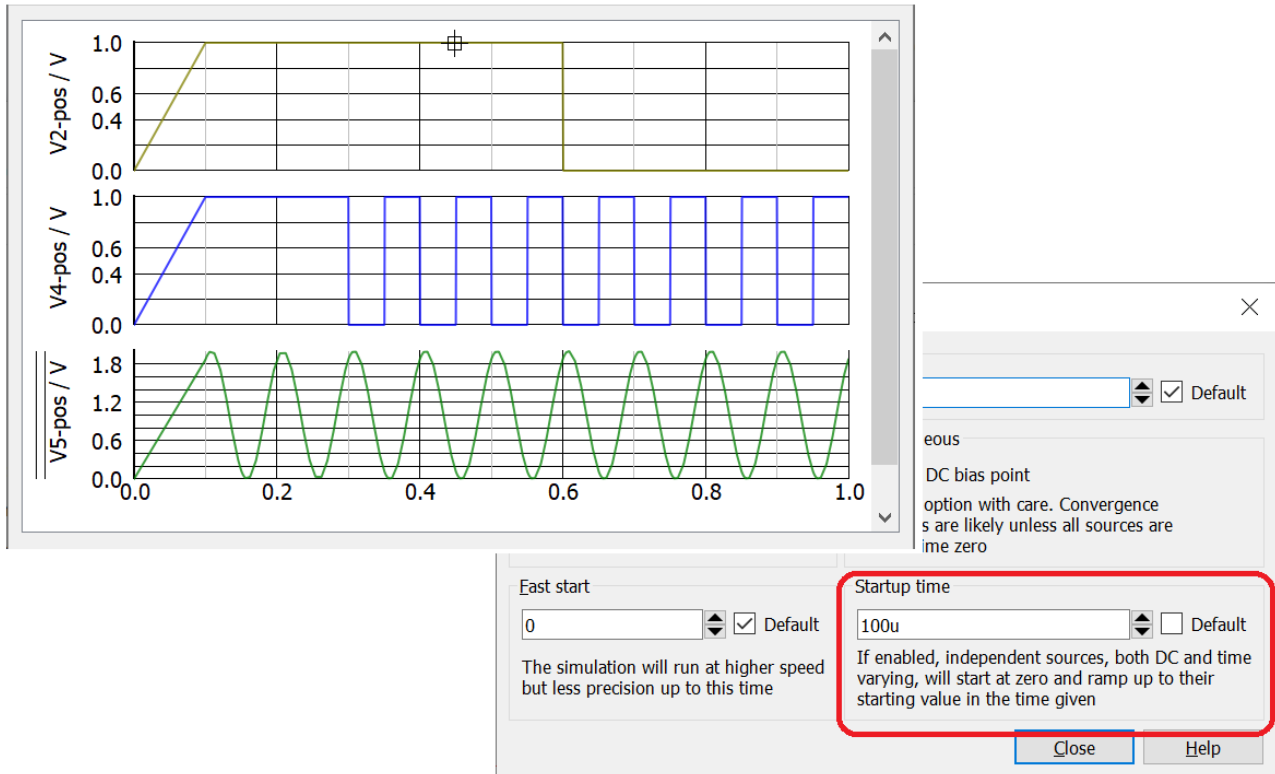
Simulator: SIMatrix

Required Version: All Versions

## Transient Analysis Startup Option

시간에 따라 변하는 소스를 포함하여 모든 독립적인 소스가 0에서 시작하여 지정된 시간에 초기값까지 증가하도록 강제하는 과도 분석 스타트업 옵션을 사용할 수 있습니다.

이는 DC 작동 지점을 찾는 데 도움이 되고 유사 과도 분석의 대안으로도 유용합니다.



Menu Item: **Simulator > Choose Analysis... > Transient > Advanced Options...**

Simulator: SIMatrix

Required Version: All Versions

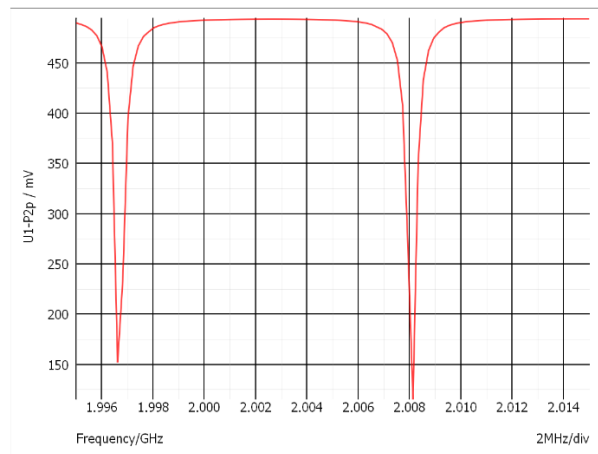
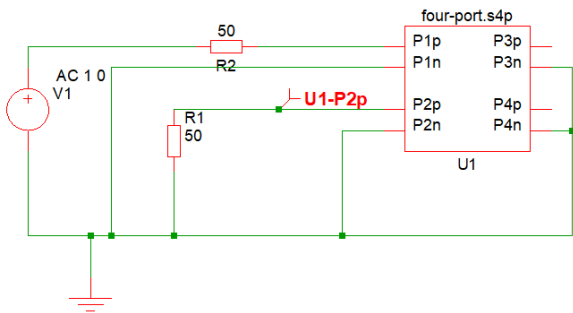
# Improved s and y Parameter Support

s 및 y 매개변수를 구현하는 AC 테이블 기능이 개선되었습니다.

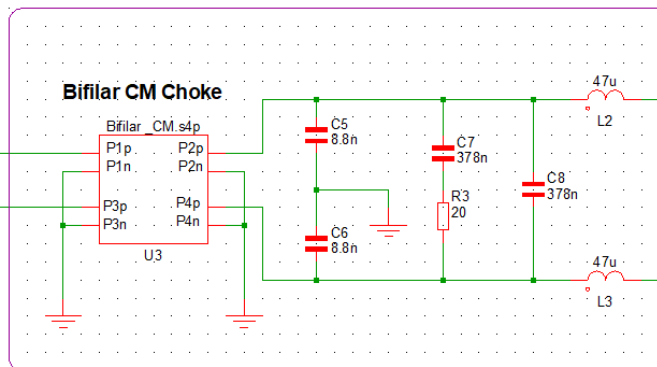
- s-파라미터 모델은 이제 포트 수에 제한이 없습니다.  
이전에는 1포트 및 2포트 장치만 지원되었습니다.
- 심볼 생성 기능으로 회로도 지원이 향상되었습니다.

Touchstone 파일 이름 확장자가 주어지면 필요한 연결 수를 가진 기호가 자동으로 생성될 수 있습니다.

Four-Port S-Parameters



EMI Filter



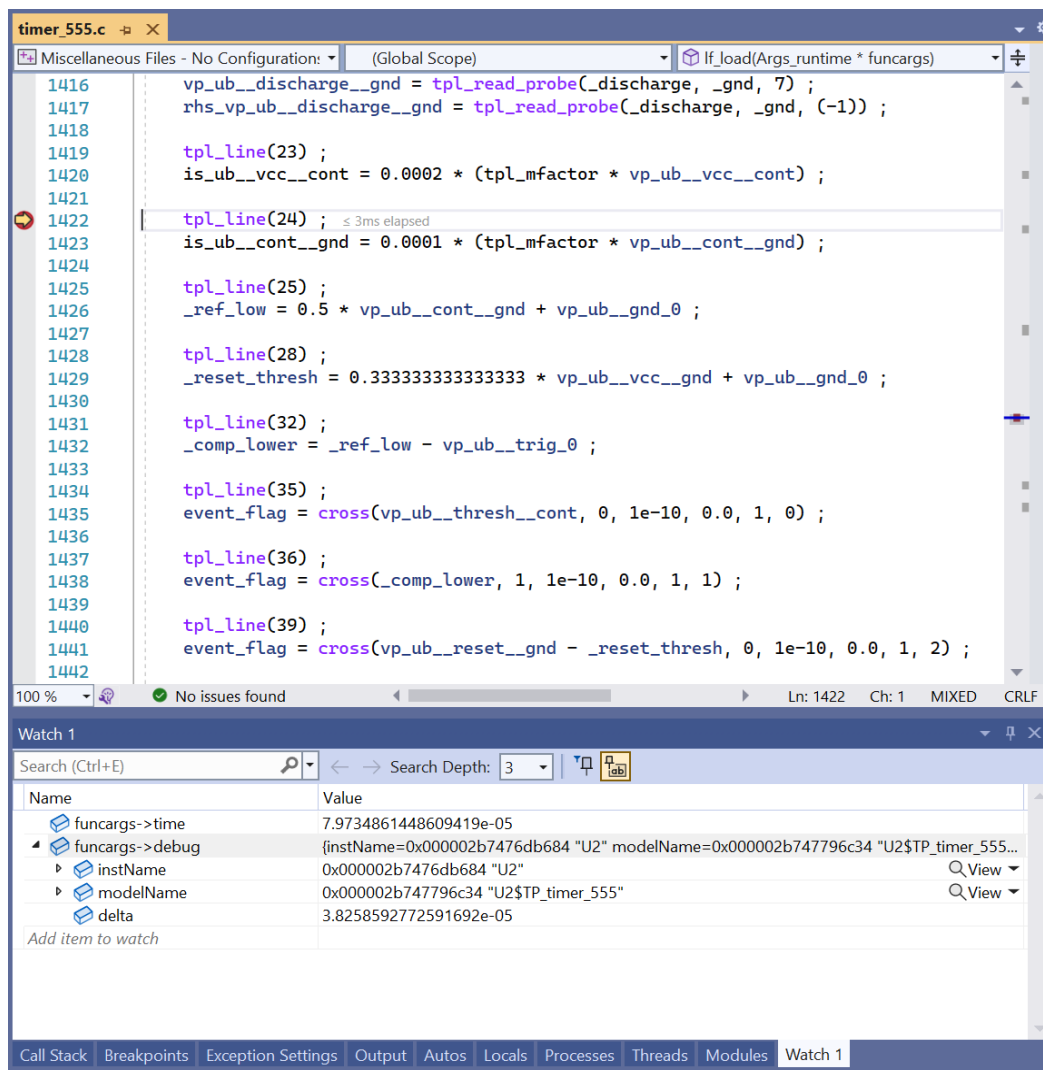
Simulator: SIMetrix

Required Version: All Versions

# Verilog-A Run-time Debugging Using Microsoft® Visual Studio®

Verilog-A 코드는 Microsoft® Visual Studio®를 사용하여 실시간으로 디버깅할 수 있습니다. Visual Studio Community, Professional 및 Enterprise 버전은 2012~2022 버전에서 지원됩니다.

실제 Verilog-A 코드 자체를 디버깅하는 대신 Verilog-A 컴파일러에서 생성된 'C' 코드가 Visual Studio 디버거에서 열립니다. 디버거를 사용하면 프로그램 흐름을 따르고 변수 값을 볼 수 있습니다.



[▶ Debugging with Microsoft Visual Studio 에 대한 자세한 내용 알아보기](#)

Simulator: SIMetrix

Required Version: Pro and Elite

# Thank you!

**IGTECH**

TEL: +82 2 3472 5599

<http://www.igtech.co.kr>