OptiSLang을 이용한 PCB 전원단의 PDN 임피던스 최적화

(AI 시대 고대역폭 시스템을 위한 PI 최적화 방법론)

김한석 이사 | 인터그래텍

2026-04-16



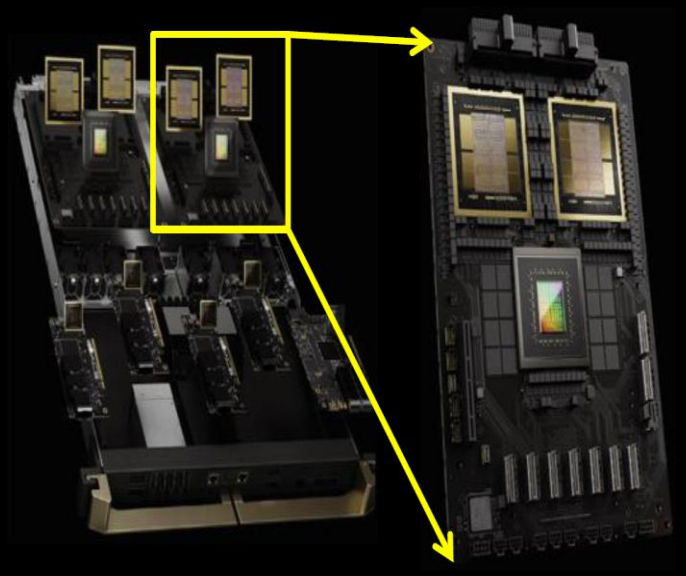
PDN PI SI AEDT OptiSLang SSN Ripple

AI 시대와 GPU/HBM: 고대역폭·고전류의 의미



18 Computer Trays in a Rack:

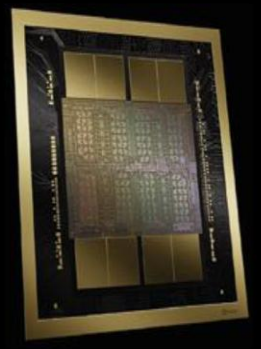
36 Grace CPU and 72 Blackwell GPUs
Power Consumption: 120KW



Computer Tray

GB200 Superchip

384GB of HBM3E
900GB/s of NVLink-C2C bandwidth
Power Consumption: 2,700W



Blackwell GPU

192GB of HBM3E
8TB/s of memory bandwidth

※8TB/s: 초고화질 영화 수백 편을 1초에 처리

Impact of GPU/HBM Integration

- HBM Bandwidth ↑
- Current Density ↑
- PI Design Margin ↓

적용 가능 툴과 역할

Tool	주요 역할	본 발표에서의 활용
SIwave	PCB/Package 레벨의 Power Integrity (PDN 임피던스, 리플, SSN) 및 SI 해석 특화 툴	PDN 임피던스 추출 및 트랜지언트 노이즈 시뮬레이션 기본 엔진
HFSS	3D Full-wave 전자장 해석, 고주파 구조물 및 복잡한 비아/커넥터 S-parameter 추출	초고속 신호선 TDR 응답, 구조적 임피던스 불연속 검증
Q3D Extractor	Quasi-static 3D 파라미터 추출기 (기생 R, L, C, G 추출 및 등가회로 생성)	특정 핀/패드/비아의 루프 인덕턴스(Loop L) 기여도 분리 분석
Designer SI	고주파/고속 회로(RF/SI) 시뮬레이터 (S-parameter 캐스케이딩, Eye Diagram 생성)	추출된 PDN 모델에 IBIS/전류을 인가하여 리플 평가

SIwave = 핵심 PI 엔진

본 과정에서 주로 사용할 툴로, PDN 임피던스와 전압 리플 분석에 최적화되어 빠르고 정확한 광대역 해석 결과를 제공합니다.

HFSS 3D layout = 세부 정밀화

특정 비아 구조, 커넥터, 초고속 배선부 등 3D 효과가 중요한 국소 영역의 파라미터를 정교하게 추출하여 전체 모델 신뢰도를 높입니다.

optiSLang = 자동화 허브

위의 여러 툴을 오가며 파라미터를 수정하는 대신, 전체 해석 파이프라인을 조율(Orchestration)하고 최적 해를 자동 탐색합니다.

Why ? SI와 PI가 무엇이 더 중요한가?

SI 관점 (Signal Integrity)

- 채널 손실 (Insertion Loss)
- 신호 반사 (Reflection / RL)
- 크로스톡 (Crosstalk)
- 타이밍/전압 마진 (Eye Diagram)

상호작용

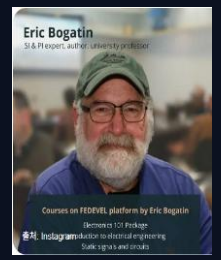
PI 관점 (Power Integrity)

- PDN 임피던스 제어 (Z-profile)
- 동시 스위칭 노이즈 (SSN)
- 전압 리플 (Voltage Ripple p-p)
- 그라운드 바운스 (Ground Bounce)

좋은 SI는 좋은 PI라는 튼튼한 기반 위에서만 성립합니다

Signal Integrity의 핵심: " Be the Signal"

> **"Be the signal."**
>
> - Eric Bogatin



SIGNAL'S JOURNEY

송신기 (Tx) › 전송선로 › 비아/커넥터 › 수신기 (Rx)

신호의 입장에서 채널 환경을 보라

전송선로 임피던스 불연속이 반사를 만든다

Return Loss 특성을 저하시키고 신호 에너지를 잃게 합니다.

왜곡과 반사손실이 Eye를 닫는다

Insertion Loss 증가로 인해 ISI와 지터가 발생합니다.

선로간의 커플링이 크로스톡(Crosstalk)을 만든다

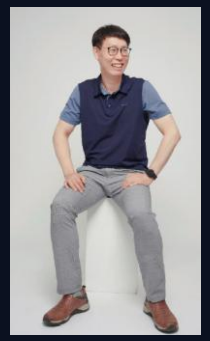
인접 선로의 전자기장 간섭이 신호에 노이즈로 작용합니다.

신호의 입장에서 바로 보는 것이 기본이 되야 한다.

송신부터 수신까지 모든 물리적 경로를 통합 분석해야 합니다.

Power Integrity의 핵심: " Be the IC"

> *"Be the IC."*
>
> - Sean Kim



Power'S JOURNEY

VRM › PDN › 비아/커넥터 › 수신기 (Rx)

IC 의 입장으로 PDN을 바라보라.

- **Decap의 임피던스 저감이 공진에 대한 둔감함을 만든다**
  노이즈 가 치고 들어 오는 민감성이 없어지게 만든다.
- **각 IC 간의 전류의 차이가 SSN 노이즈가 Ripple을 만든다**
  전류차이의 증가로 인해 V p-p Noise가 발생합니다.
- **PDN 의 특정 주파수의 공진을 체크 하여야 한다.**
  인접 PDN 의 전자기장 공진이 있다면 노이즈로 민감하게 작용합니다.
- **IC의 입장에서 PDN을 보는 것이 기본이 되야 한다.**
  VRM 으로 부터의 전류의 물리적 경로를 분석해야 합니다.

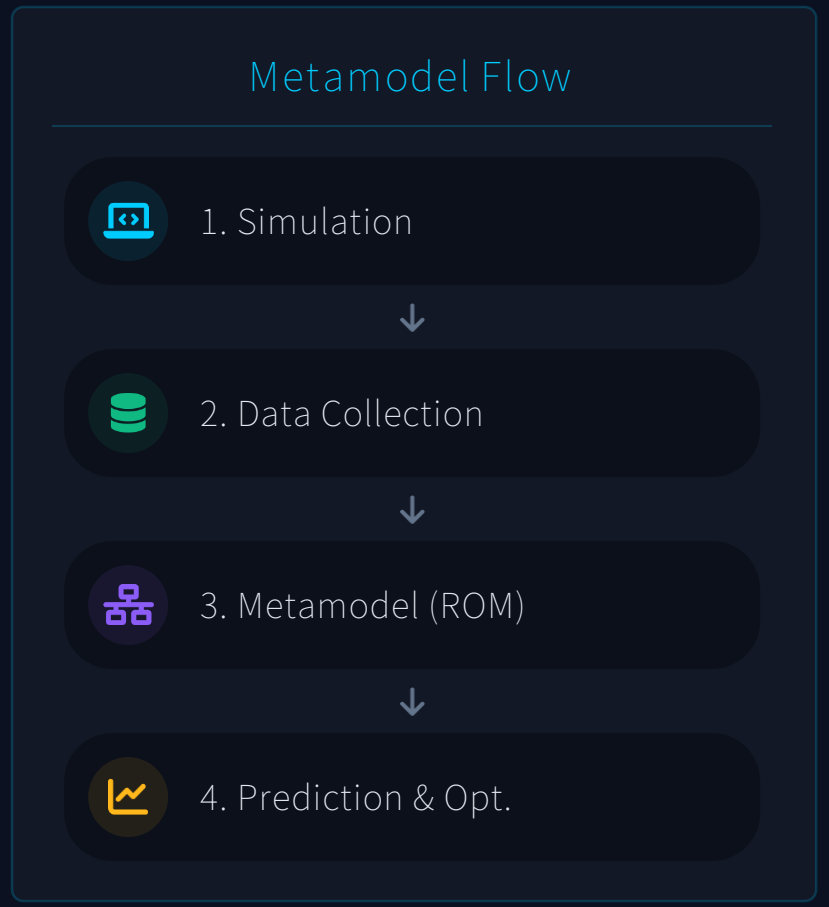
SECTION II

Metamodel과 SI, PI 최적화 예제

목표	SI, PI 해석에서 메타모델을 활용해 빠르고 정확한 최적화 구현
범위	SI :전송선로 TDR/TDT, S-파라미터 기반 특성 향상, PI :SSN 기반 최적화
도구	optiSLang in AEDT, SIwave / HFSS 3D layout/ Designer SI 연동
산출	**Sensitivity 분석결과를 통한** 메타모델(CoP/R^2) 자동 작성, 최적안 및 전/후 비교

Metamodel 개념과 장점

- 메타모델은 여러 해석 결과로 학습한 대체 모델(ROM, Reduced Order Model)입니다.
- 민감도 분석(Sensitivity Analysis)을 통해 유효 변수와 변수 범위를 추려냅니다.
- 추가적인 무거운 시뮬레이션 없이 입력 변수 변화에 따른 성능을 빠르게 예측합니다.
- 탐색 속도를 극적으로 높여 다목적 최적화와 설계 가이드라인 도출에 매우 유리합니다.
- ★ 모델의 예측 품질은 CoP, R^2, Residual 분석으로 철저하게 확인 가능합니다.



optiSLang in AEDT: 통합 구조와 연동

1. AEDT Model

기하 형상 및 물리 해석 환경 초기화

2. Param & Resp

설계 변수와 목적 함수/결과값 등록

3. Sensitivity/DOE

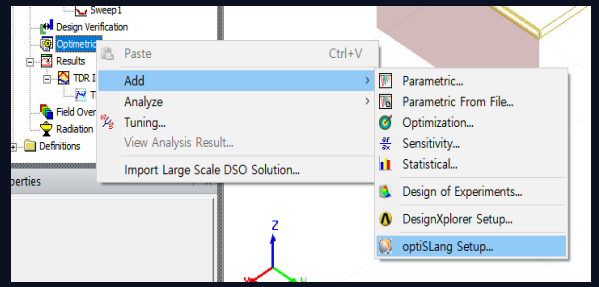
샘플링 및 주요 영향 변수 도출

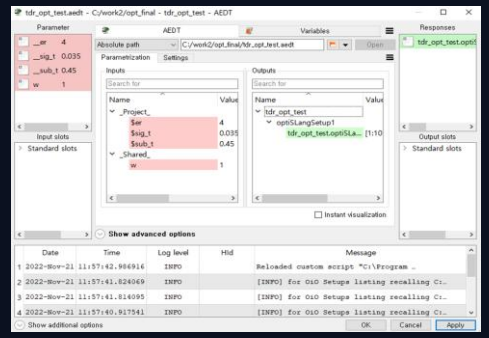
4. Optimization

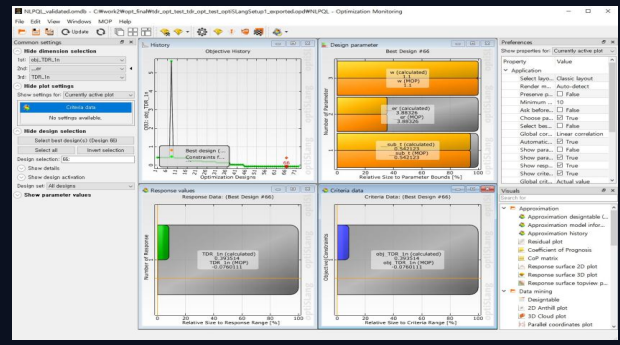
메타모델 기반 최적 해 탐색

5. Validation

결과 검증 및 최적화 리포트 생성







AEDT 메뉴 연동

외부 툴 실행 없이 AEDT 내장 UI를 통한 매끄러운 진입점

optiSLang Setup

해석 솔버 호출과 결과 추출을 하나의 파이프라인으로 구성

자동 데이터 교환

변수 업데이트 및 스윕 과정에서 오류 없는 신속한 동기화

Optislang in AEDT: SI 예제 개요

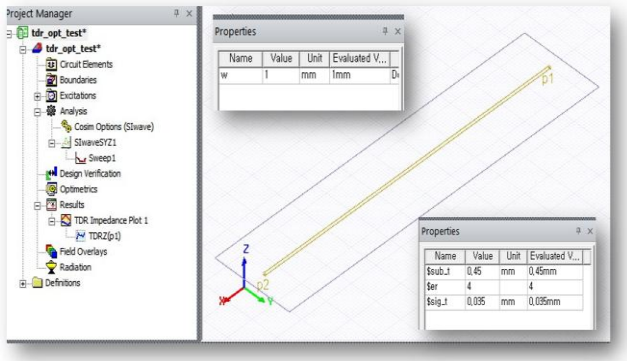
Ansys optiSLang for AEDT
Getting Start
(2025R1)

Brandon Kim
Senior Principal Application Engineer
Ansys Korea

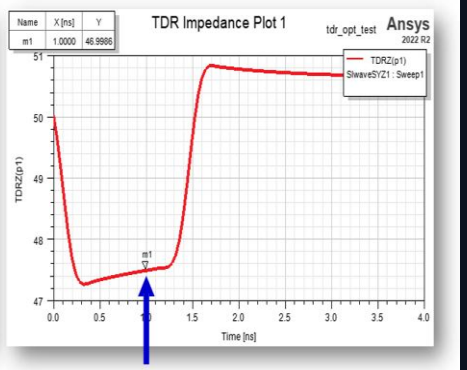
Core Benefits

- Integration
- Automation
- Traceability

TDR 기반 SI 예제 - PCB 선로의 임피던스 최적화

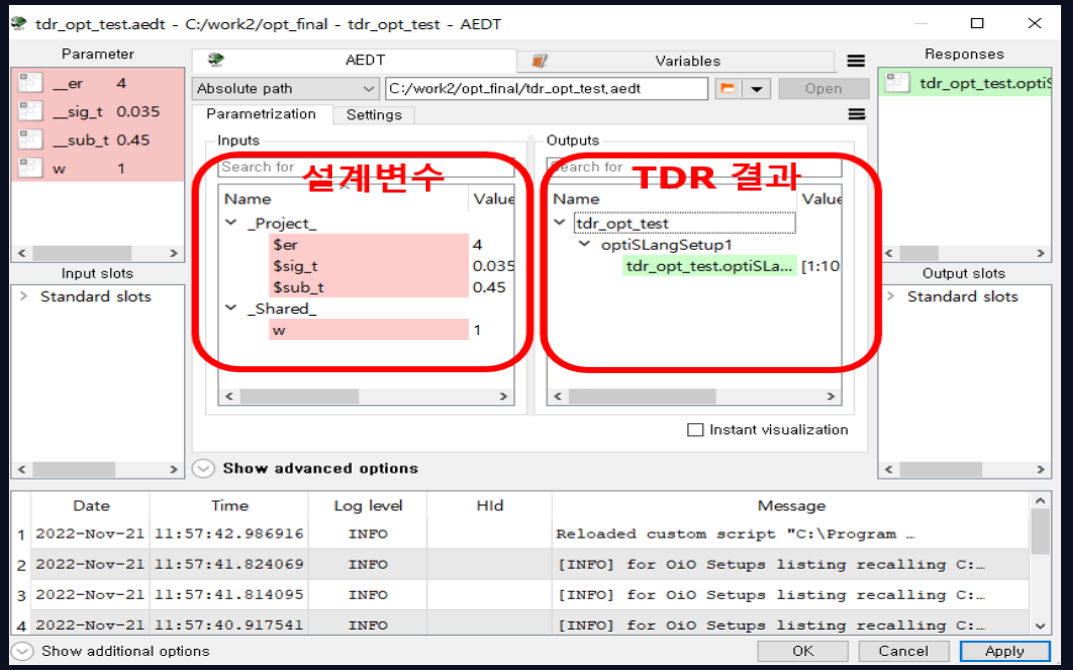


AEDT 설계변수 : trace 선폭, 유전체 두께, 유전율, 도체 두께



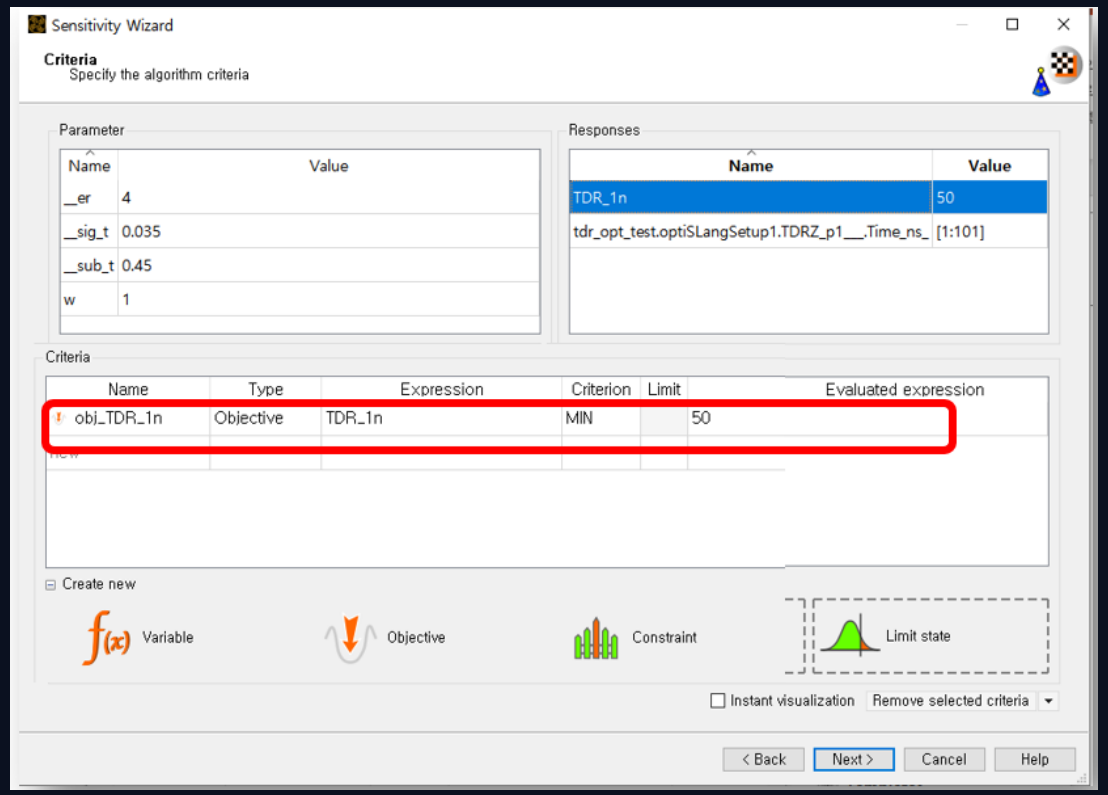
목표성능 : 1ns 지점의 임피던스를 50옴으로 최적화

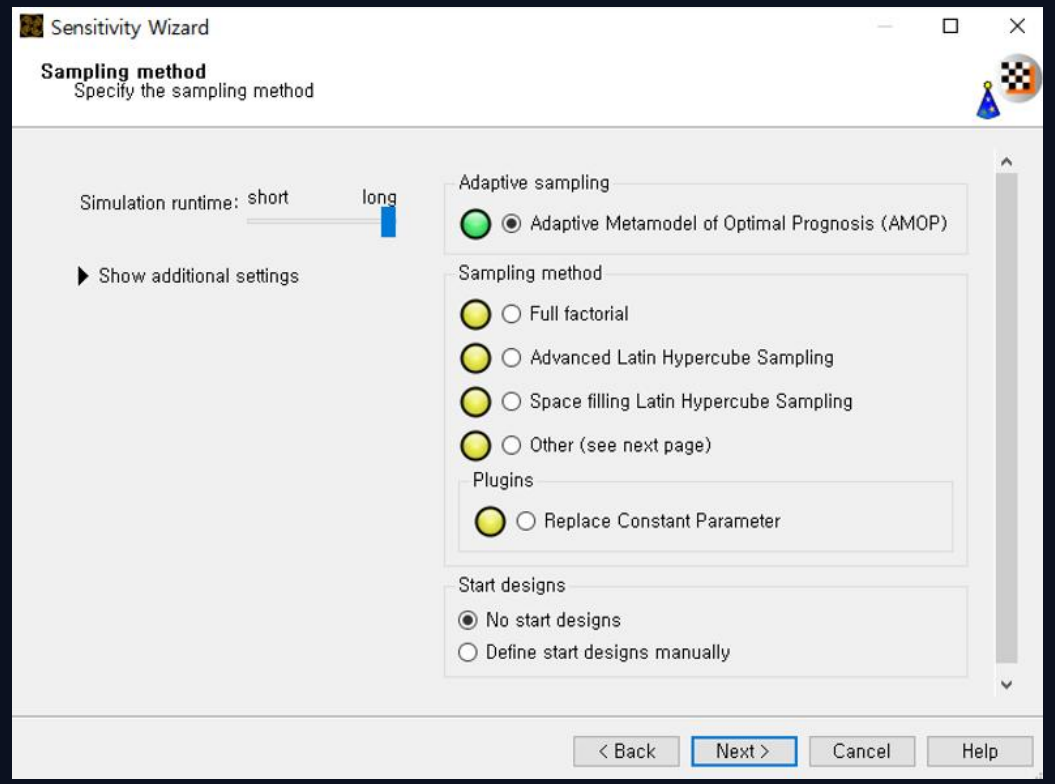
- AEDT의 HFSS 3D Layout GUI에서 SIwave solver를 이용하여 TDR 해석
- Trace의 임피던스를 50옴으로 최적화하는 예제를 통해 AEDT + optiSLang 의 동작을 이해해봅니다.



- AEDT 메뉴에서 optiSLang Setup을 구동시키면 자동으로 설계변수와 목표성능에 해당하는 TDR 결과가 optiSLang에 자동으로 입력됨
  (별도의 코딩작업 불필요)

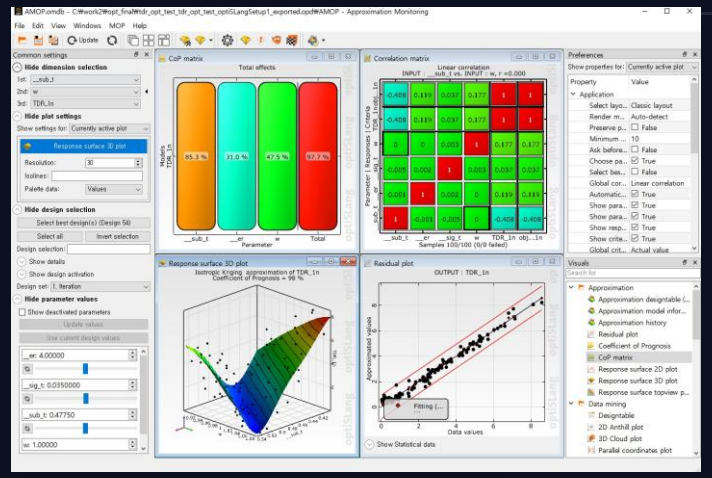
TDR 기반 SI 예제 - OptiSLang : Sensitivity 분석

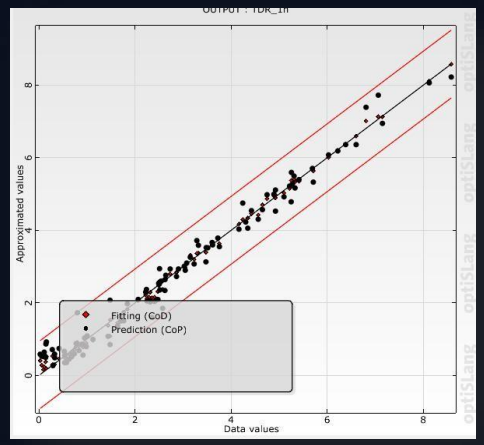




- 1ns의 TDR 임피던스를 50옴으로 목표성능 설정
- 설계대상에 최적화된 Metamodel 인 AMOP 를 자동으로 생성하는 Sensitivity 분석 수행

TDR 기반 SI 예제 - OptiSLang : Sensitivity example

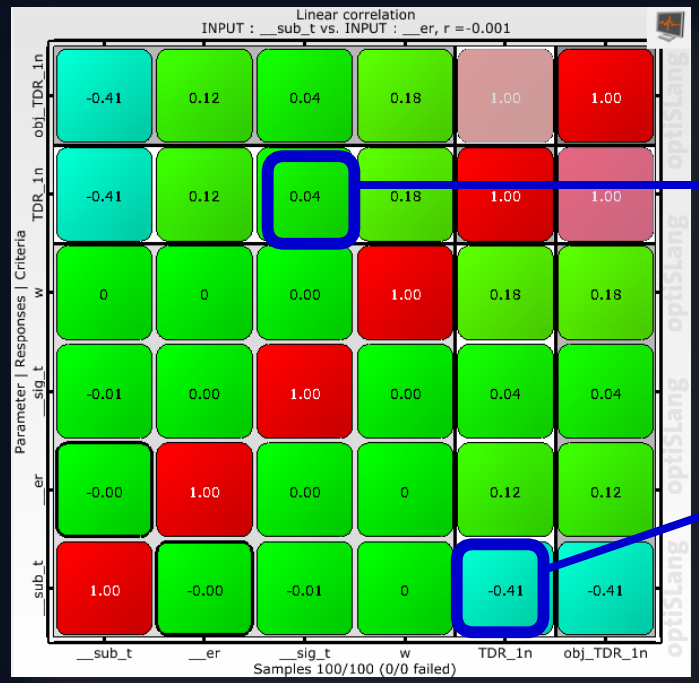




CoP(Coefficient of Prognosis)
CoD(Coefficient of Determination)

- COP값이 1에 가까울수록 완성도 높은 Metamodel이 생성됨

Correlation Matrix



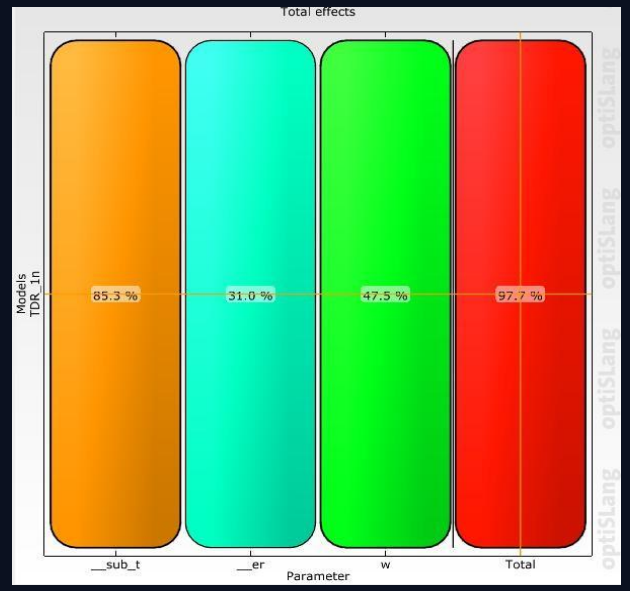
Example

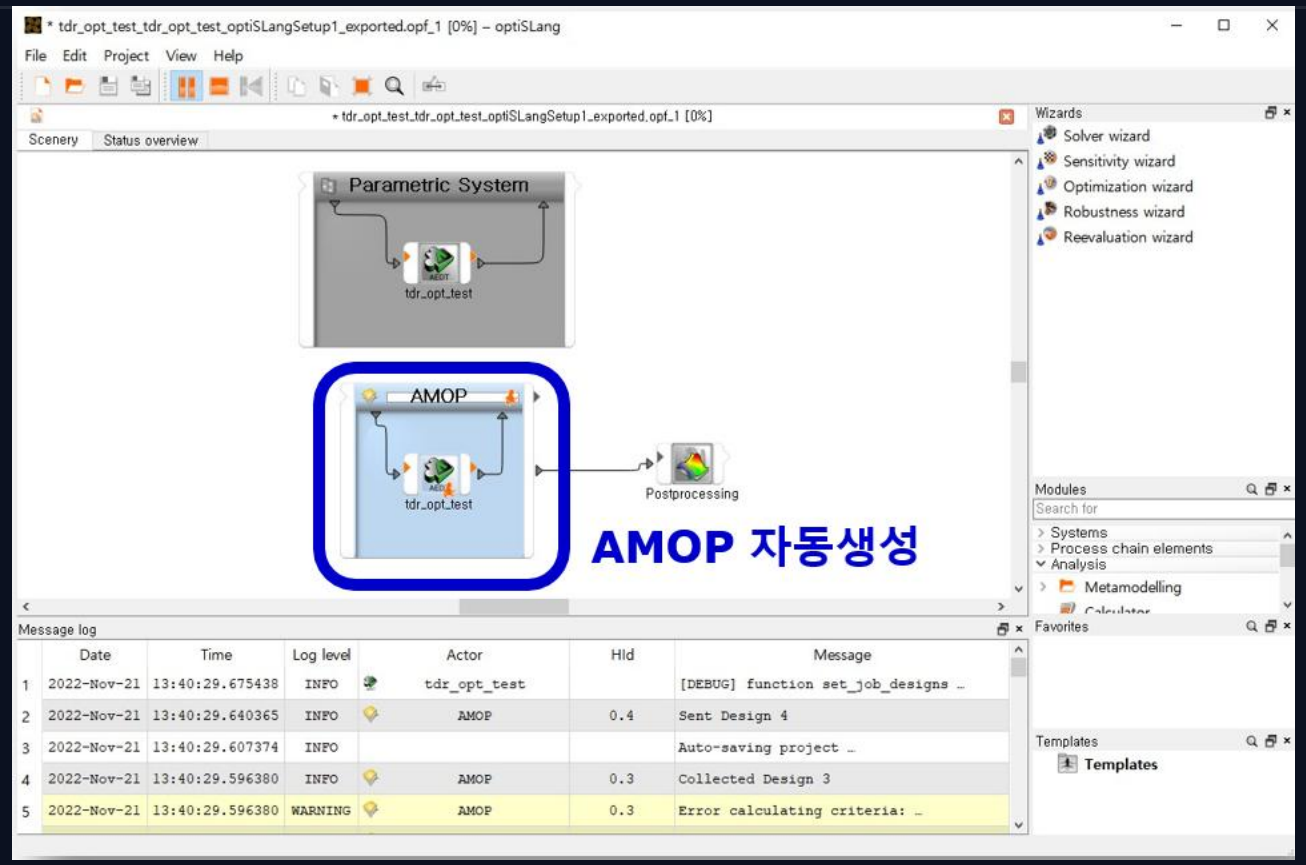
Sig_t 와 TDR_1n 결과는 0.04의 연관지표를 보여줌
→ trace 도체의 두께는 임피던스에 별 영향이 없다는 의미

Sub_t 와 TDR_1n 결과는 -0.41의 연관지표를 보여줌
→ 유전체 두께가 임피던스에 큰 영향을 줌을 알 수 있음

- 각 설계변수가 임피던스에 어느정도 영향을 주는지 확인함으로써, 어떤 변수가 성능에 핵심적 영향을 주는지 평가 가능
- 절대값이 1에 가까울수록 연관성이 높음
  (+ 부호는 변수값이 커질수록 성능이 좋아짐
  - 부호는 변수값이 작아질수록 성능이 좋아짐)

TDR 기반 SI 예제 - AMOP (Adaptive Metamodel of Optimal Prognosis) 생성

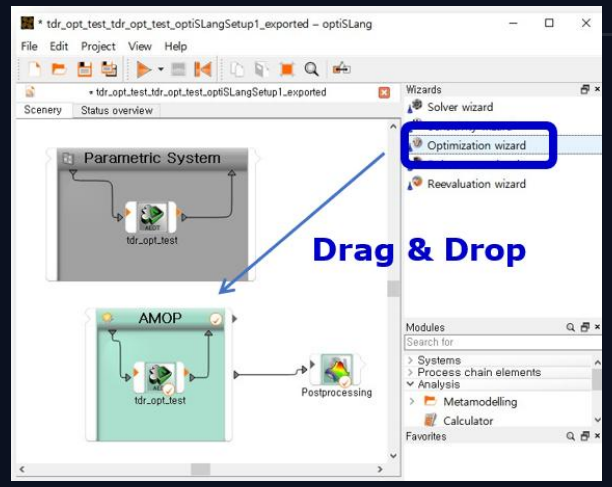


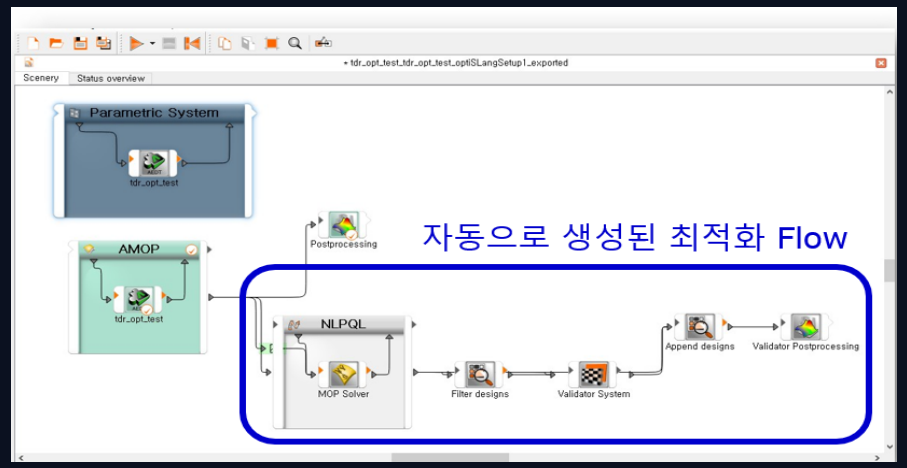


- 각 설계변수별로 임피던스에 어느정도 영향을 주는지를 종합 평가
- 이 예제의 경우 유전체 두께(sub_t), 선폭(w), 유전율(er)의 순서대로 임피던스 결과에 영향을 줌을 알 수 있음

- Sensitivity 분석을 수행하면 최적화된 Metamodel, 즉 **AMOP**가 자동으로 optiSLang 내부에 구축됨

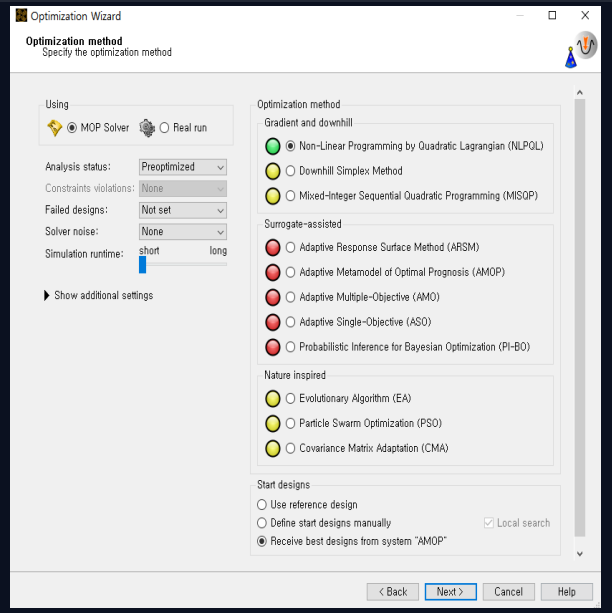
TDR 기반 SI 예제 - AMOP 기반의 최적화 설정

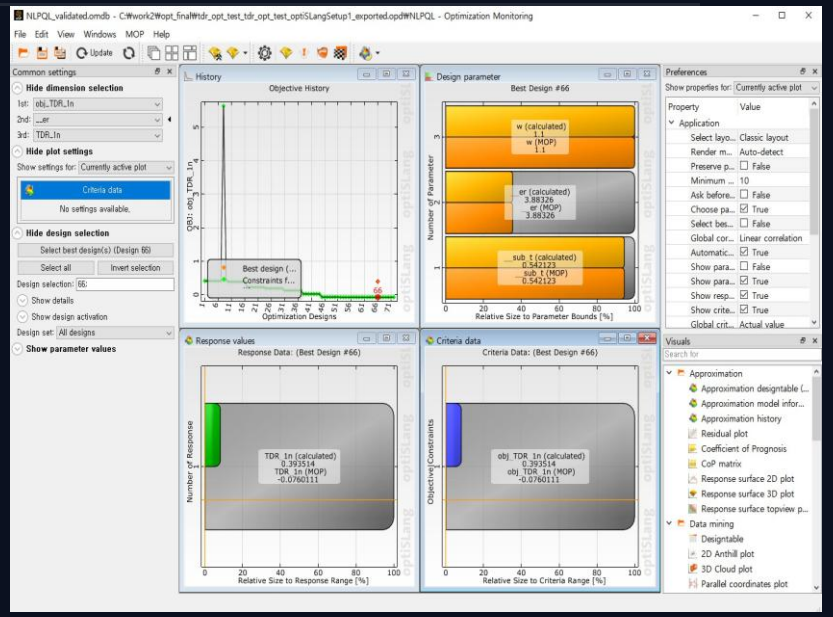




- optiSLang 창에서 Optimization Wizard를 Drag & Drop하여 AMOP 블록에 내려놓으면 자동으로 최적화 Flow가 구축됨

최적화 결과





Sensitivity 결과에 기반하여, 영향도가 적은 도체 두께는 자동으로 배제하고 유효한 변수범위만 자동 산정되어 최적화가 진행됨.

- 마지막으로 최적화된 변수값에 따른 AEDT TDR 해석이 자동으로 수행되고, 그 결과값이 AMOP 기반으로 계산된 TDR 결과값과 자동 비교됨
- 위 결과의 경우, MOP Solver가 예측한 최종 임피던스는 49.94옴, 실제 AEDT에서 최적화된 변수로 계산된 임피던스는 50.39옴 정도로 관측됨 (거의 비슷..)

TDR 기반 SI 최적화: 절차 요약



1. 변수 정의

선폭, sub_t, er, via 등 입력 파라미터화

2. TDR 응답 추출

특정 시간/위치에서의 임피던스(Z) 확인

3. Sensitivity 분석

Z 편차에 영향을 주는 주요 변수 식별

4. Metamodel 생성

AMOP 구성 및 예측 모델(ROM) 품질 평가

5. Opt & Valid

최적 해 도출 및 AEDT 재해석을 통한 검증

50Ω 근접

목표 특성 임피던스(예: 50Ω)와의 편차 절대값을 최소화 (|Z0 - Ztarget|)

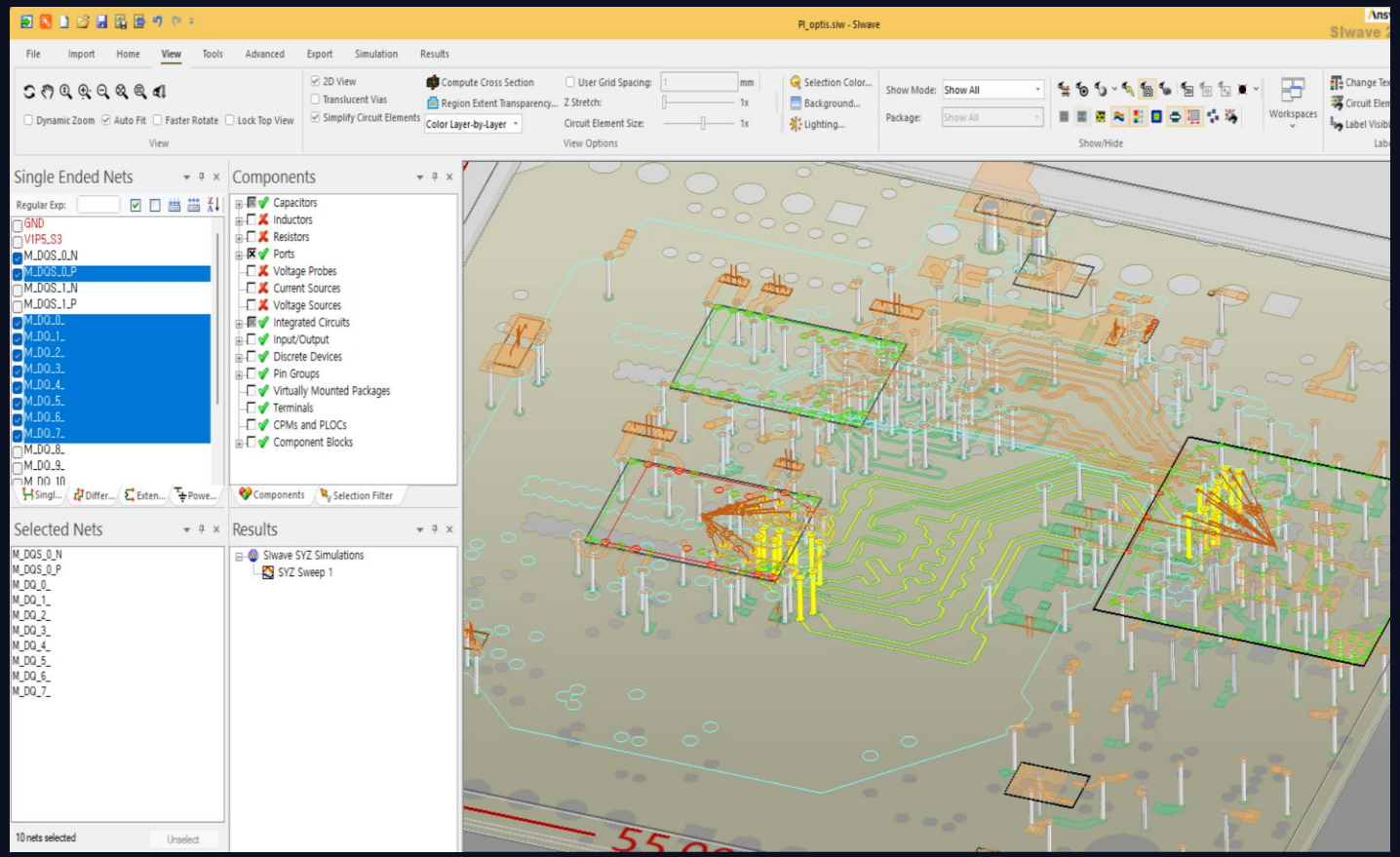
반사 최소

비아, 커넥터, 런치 등 임피던스 불연속 지점의 반사 크기(Reflection) 저감

Eye margin 확보

지터 감소 및 아이 폭/높이 확장을 통한 최종 데이터 전송 품질(BER) 확보

Optislang in AEDT: PI 예제 필요성



Core Benefits

- Integration
- Automation
- Traceability

Why PDN 임피던스 프로파일 만으로는 부족한가?

Impedance Profile만 볼 때

- 위치 의존성 (공간적 차이)
- 부하 스펙트럼 차이 (주파수 성분)
- 공진 존재 체크 (Resonance Overlap)
- 측정 조건 민감성 (Port/모드 설정)

+

보완/통합

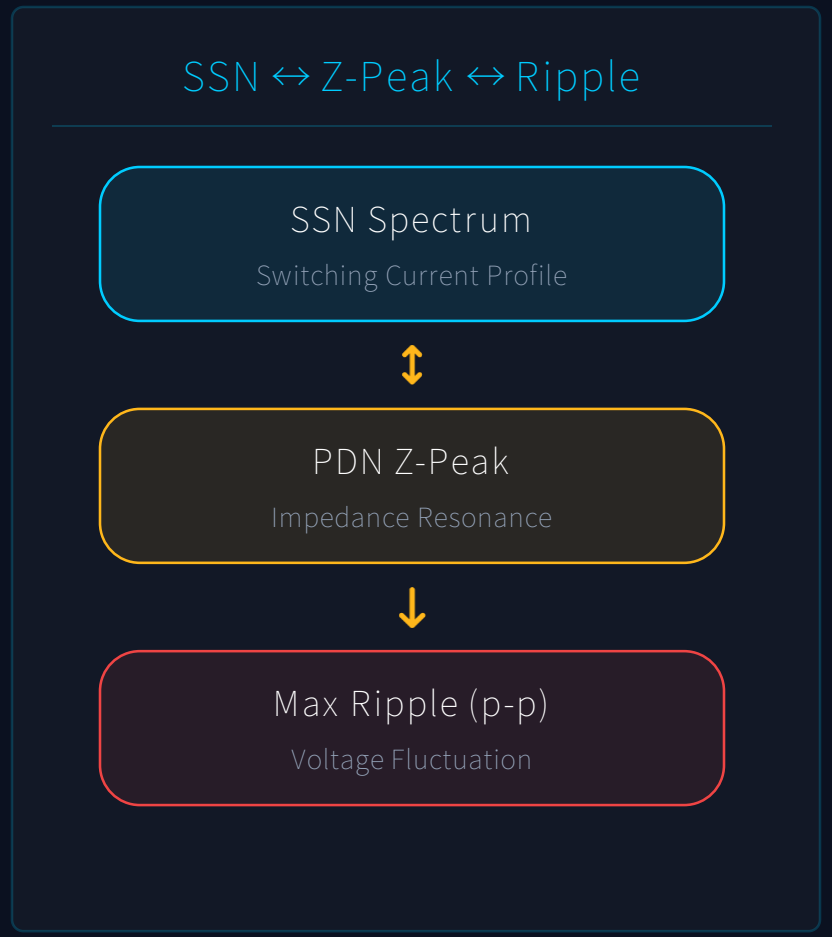
추가로 봐야 할 실제 지표

- SSN Noise (동시 스위칭 노이즈)
- Peak-to-Peak Ripple (전압 리플)
- Transient Response (시간 영역 응답)
- Corner Robustness (IBIS model, On Die termination)

Power Integrity는 Frequency + Time (SSN Noise) 를 함께 봐야 합니다

SSN Noise와 전압 리플의 관계

- 동시 스위칭 전류는 전원/그라운드 바운스를 만든다
- PDN 공진 주파수와 SSN 스펙트럼이 겹치면 ripple이 커진다
- peak-to-peak ripple은 시스템 안정성을 체감하기 쉬운 지표다
- 따라서 ripple_pp를 목적함수로 쓰면 PI 특성을 더 직접적으로 다룰 수 있다
- impedance 결과는 간접적이라 transient 결과의 교차 검증이 필요하다



Decap 네트워크: 변수와 영향

변수	영향 대역	기대 효과	주의점
용량 (C)	저/중주파	임피던스 프로파일 하강, 공진 주파수 이동	단순 용량 증가가 고주파 대역 성능 개선을 보장하지 않음
ESR / ESL	공진점 주변 / 고주파	ESR: 공진 피크 억제(Damping) / ESL: 고주파 대역 임피던스 증가 억제	부품 선택 시 고주파 특성 확인 필수
실장 위치 / Pad-IC 거리	중/고주파	기생 루프 인덕턴스 최소화, 고주파 응답성 향상	물리적 배치 제약과 트레이드오프 고려
Via 수 / 배치	고주파	수직 귀환 경로 인덕턴스 감소	제조 가능성, 안티패드 겹침 주의
Decap 타입 조합	전 대역	벌크/미드/고주파 캡 조합으로 넓은 대역 확보	안티레조넌스(Anti-resonance) 피크 발생 유의

대역 분담 전략

벌크, 미드, 고주파 커패시터를 조합하여 넓은 주파수 범위에서 타겟 임피던스를 만족시키는 평탄한 PDN 프로파일을 확보해야 합니다.

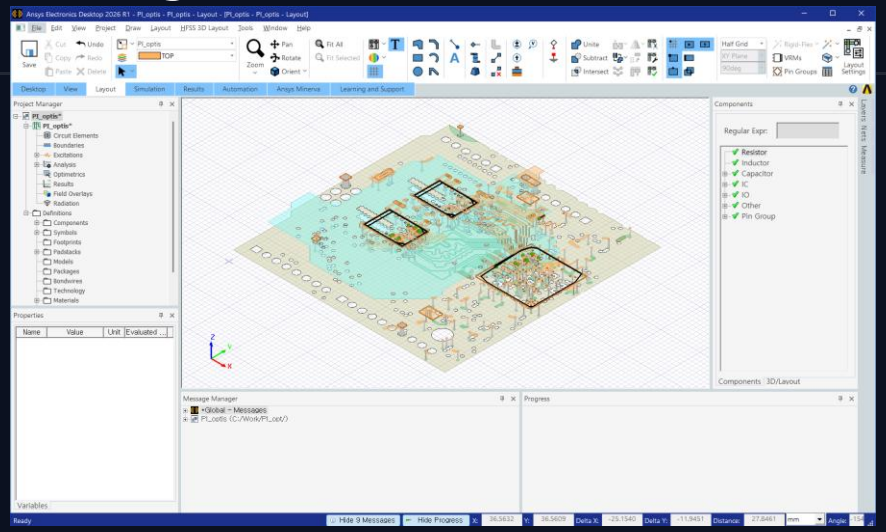
루프 인덕턴스 최소화

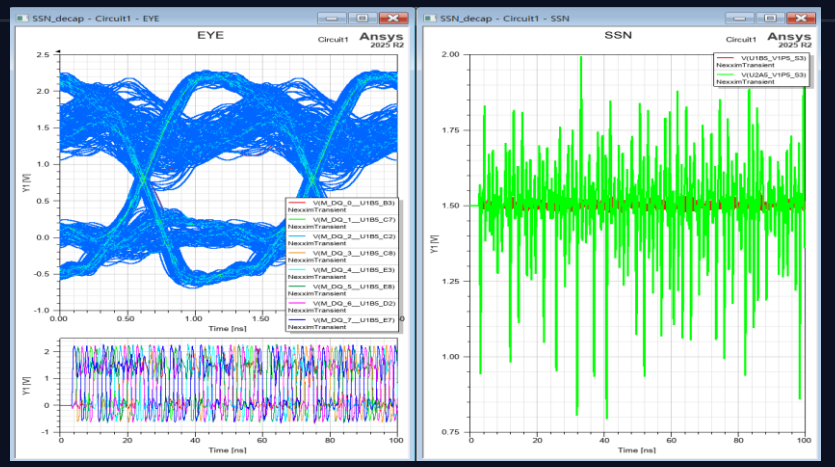
고주파 캡은 무조건 IC 핀 가장 가까운 곳에 배치하고, PWR/GND 비아를 다수 사용하여 전류 루프 면적과 인덕턴스를 극소화해야 합니다.

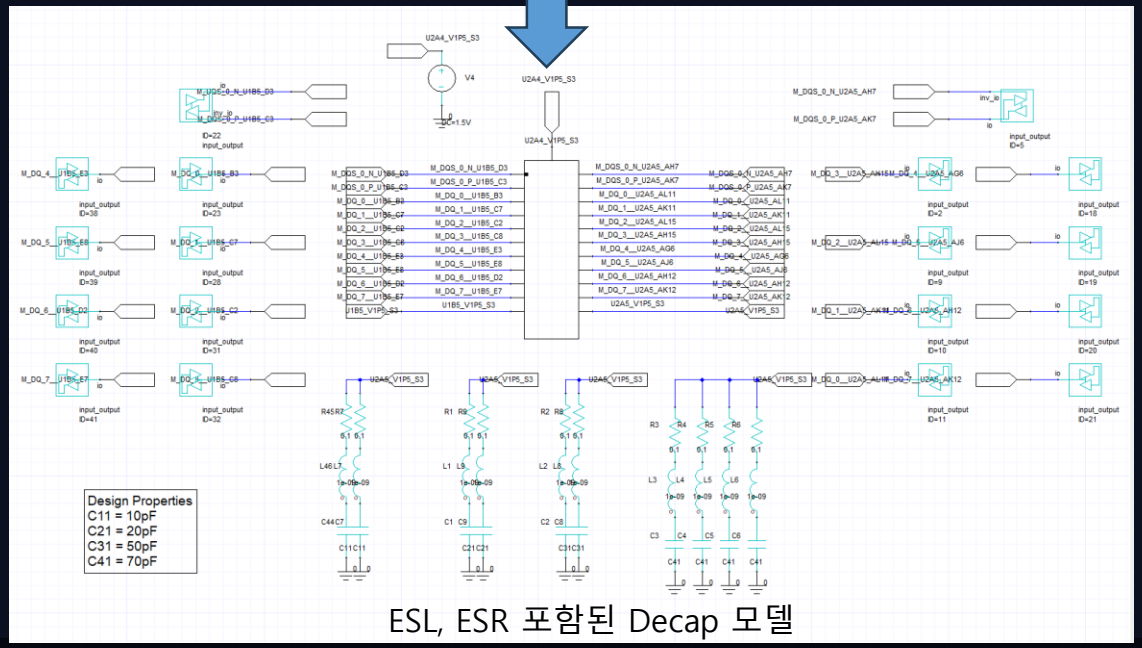
자원 트레이드오프

리플 제어를 위해 부품을 늘리면 면적과 원가 증가가 수반됩니다. 목적 함수와 제약 조건을 잘 설정하여 최적의 절충안을 찾아야 합니다.

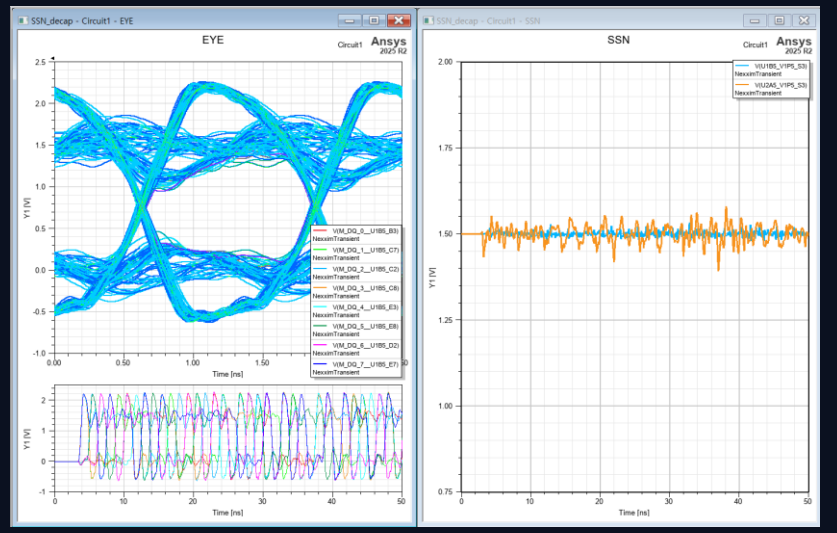
Optislang in AEDT: HFSS 3D layout + Designer SI







ESL, ESR 포함된 Decap 모델



SSN Noise 기반 PI 최적화: 절차 요약



1. 변수 정의

Decap ESL ,ESR 포함된 모데;ㄹ

2. SSN 응답 추출

Transient 해석 범위에서 추출

3. Sensitivity 분석

Decap 종류에 따른 결과 도출

4. Metamodel 생성

AMOP 구성 및 예측 모델(ROM) 품질 평가

5. Opt & Valid

최적 의 Decap 도출 및 AEDT 재해석을 통한 검증

V p-p 결과 80% 감소

목표 특성임피던스 도달

직접적인 효과 확인

IBIS 모델의 특성이 포함된 해석 결과 직접적인 해석 결과 도출

SSN Noise 마진 확보

SSN 특성 감소 및 타겟 임피던스 확인